

Parasitic Analysis, Exploration, and Debug

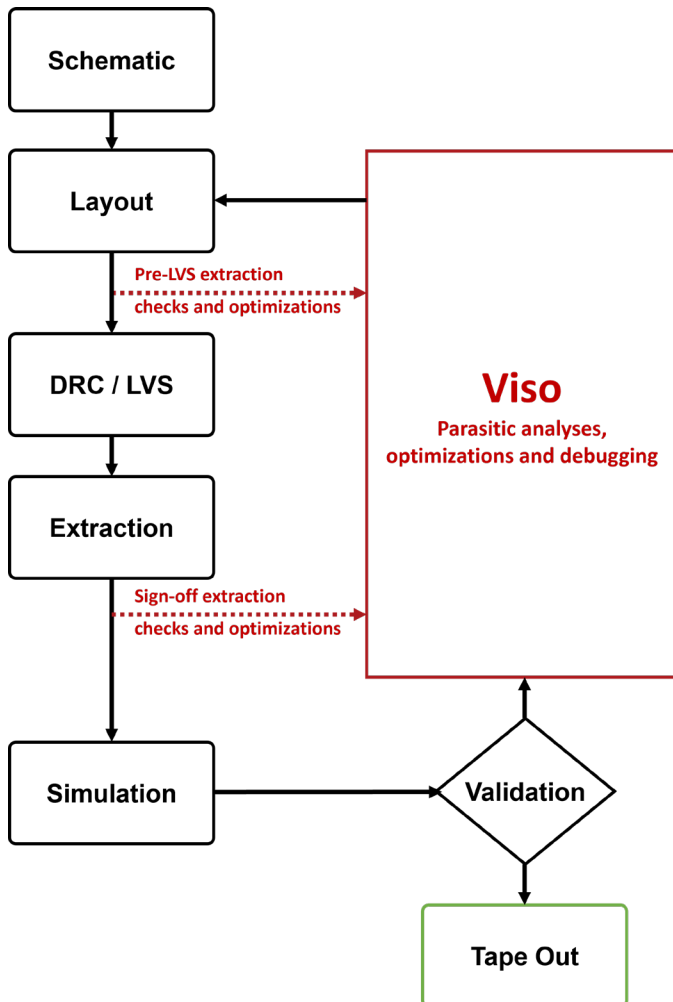
개요

공정의 기하학적 구조가 작아질수록 기생 요소는 기하급수적으로 증가합니다. 복잡한 기생 요소를 대량으로 관리해야 하므로, 새로운 설계 방법도 계속 발전해야 하며, 레이아웃은 이제 현대적인 스키매틱의 역할을 맡게 되었습니다. 이러한 요구를 충족하기 위해, 시뮬레이션 시간을 큰 폭으로 최소화하고, 기생의 영향을 포괄적으로 이해하며, 설계 공정의 초기 단계에서 기생 문제를 선제적으로 처리하기 위한 고급 툴의 개발이 필요합니다.

Viso는 이러한 목적에 부응하기 위해 특별히 개발되었습니다. 고객 디자인의 목표 성능에 영향을 미치는 기생 효과에 대해 빠르게 포괄적으로 이해할 수 있습니다. Viso는 강력한 분석 기능을 통해 누화의 영향, 신호 미약, 넷의 불균형 대칭, 지연 저하, IR 드롭 문제 등과 같은 다양한 문제를 해결합니다. 기생 중심 분석 및 탐색 솔루션으로서, Viso는 현재 및 미래의 설계에 요구되는 사항을 충족하는데 적합합니다.

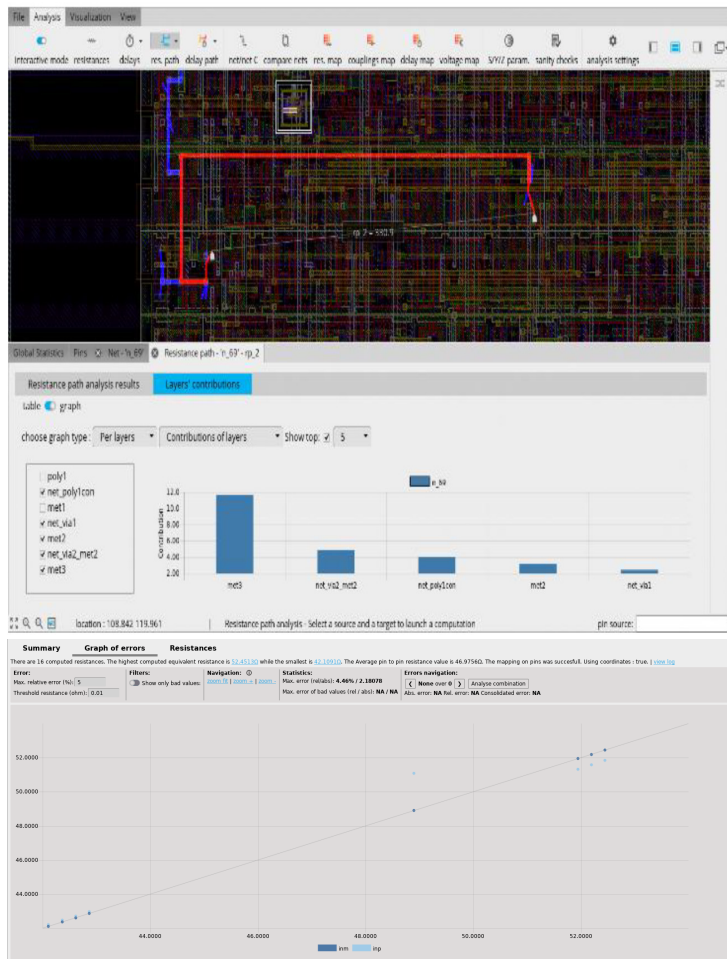
특징

- 다양한 분석 가능
 - 넷에 따라, 또는 소자 사이 (경로 추적)의 등가 pin-to-pin 저항
 - RC 지연
 - 누화 탐색
 - 저항 맵 접근
 - 전압 맵
 - 복합 임피던스 계산
- 레이아웃에서 직접 측정된 지표와 관련된 주요 인자 표시
- 차동 또는 병렬 신호에 대한 지원으로 넷 비교
- "What-if" 탐색 기능
- 조정할 수 있는 초기 조건으로 병합된 멀티핀거 핀
- 기생 성분에 대해 GDSII 또는 OpenAccess 데이터 중첩
- Cadence Virtuoso® 호환
- 다양한 상태 점검 (숏컷 감지, 비연결 인스턴스 등)
- 등가 저항 및 RC 지연을 지정, 클릭하여 대화식으로 계산
- 대용량 2D/3D 렌더링 기능
- 100GB 이상의 넷리스트 및 대규모 전력망 처리



장점

- 사용자가 중요한 특정 넷의 디자인을 집중적으로 확인할 수 있습니다. Viso를 활용하여, 설계자는 작업 초기의 잠재적인 레이아웃 문제를 감지하고, 무엇이 문제인지 설명하고, 다양한 해결책을 평가할 수 있는 빠르고 쉬운 방법을 얻게 됩니다.
- 시뮬레이션을 오래 실행할 필요없이, 디자인의 성능을 평가할 수 있도록 지원합니다. Viso는 계산이 매우 빠르며, 이전에 시뮬레이션이 불가능하다고 간주했던 디자인도 실행할 수 있습니다.
- 폭넓은 기능 세트를 포함하여, 디자인의 품질을 평가하는 다양한 접근 방식을 제공합니다. 몇 초만에 Viso의 상태 검사 분석을 실행하여, 실패한 시뮬레이션을 몇 시간동안 기다리는 것을 방지할 수 있습니다.
- 설계자는 디버깅 또는 탐색을 위해 대규모 전력망을 빠르게 분석하여 최적화할 수 있습니다. 설계자는 오래 걸리고, 값비싼 전력 시뮬레이션을 실행할 필요없이, 저항, 지연 맵, 전압 강하를 시각적으로 확인할 수 있습니다.
- 직관적이며 기생 넷리스트만 입력하므로 사용하기 쉽습니다. Viso는 GUI 또는 커맨드 라인으로 실행할 수 있습니다.



입력

- DSPF, SPEF, SPICE 기생 넷리스트
- CalibreView 기생 넷리스트
- OA 추출 뷰

출력

- ASCII CSV / TSV 결과
- 독자적인 데이터베이스를 통해 GUI에서 결과 탐색

지원 플랫폼

- Red Hat Enterprise Linux 7.9, 8.X: x86_64
- SLES12 SP5: x86_64

플로우

- GUI
- Command Line Interface